

INTERFACCIA PROCESSORE MEMORIE

Memorie EPROM
 Memoria SRAM
 Progetto di sistemi di memoria
 Decodifica degli indirizzi
 Dispositivi per la decodifica degli indirizzi
 Esempi di sistemi di memorie con 8086

MEMORIE CON 8086

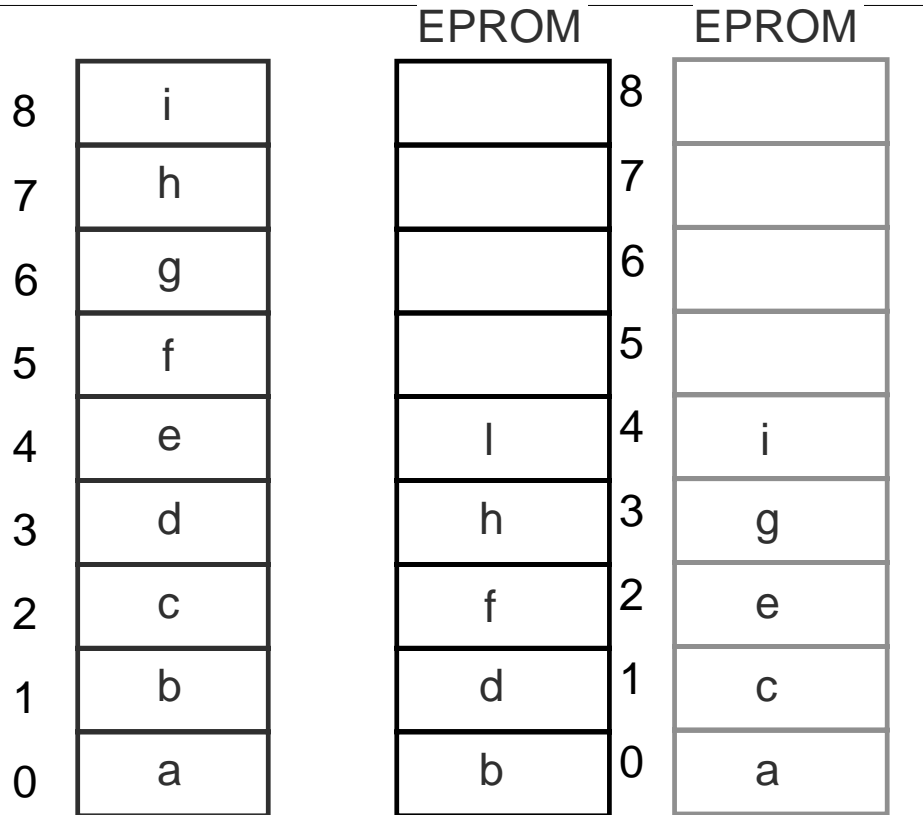
- Parallelismo 16: BHE e ADDR0
- Bytes pari e dispari
- Allineamento delle words
- Lettura delle words in 8088
- Lettura delle words a indirizzo dispari 8086

BHE*	A0	
0	0	Word
0	1	Byte alto (ind dispari)
1	0	Byte basso (pari)
1	1	-

- Esempi: `mov BX,0`
`mov AH, [BX]23`
`mov AL, [BX]22`
`mov AX, [BX]22`
`mov AX, [BX]23`

Lo scambio byte alto esterno, byte basso registro avviene all'interno del microprocessore (8086)

MEMORIE CON 8086



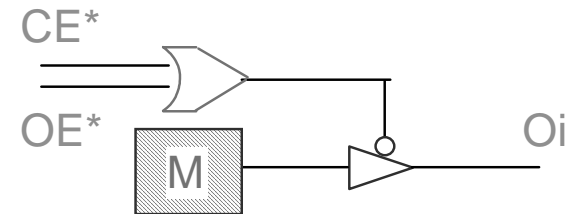
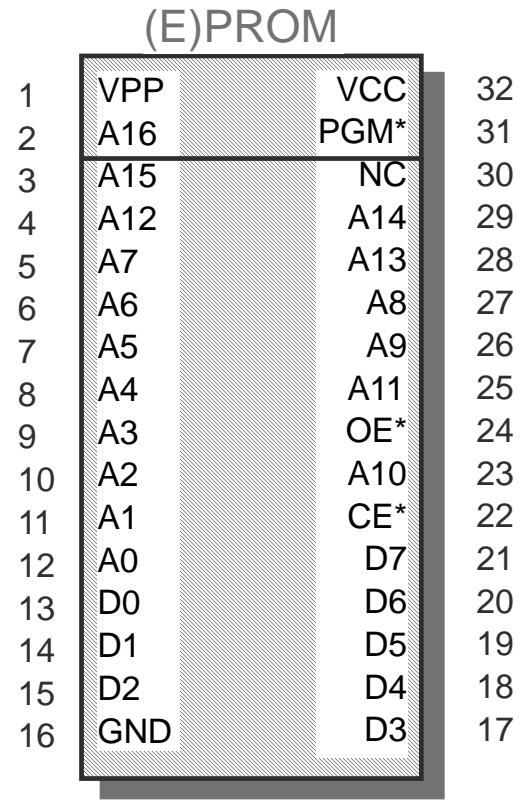
Memoria logica

ALTO Memoria fisica

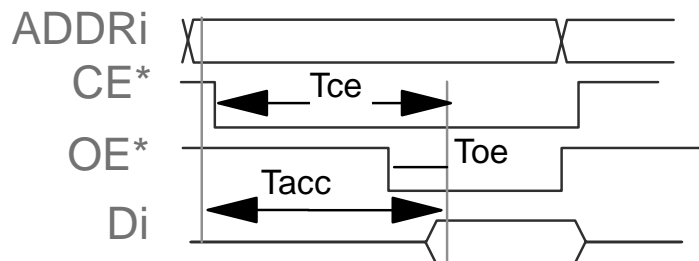
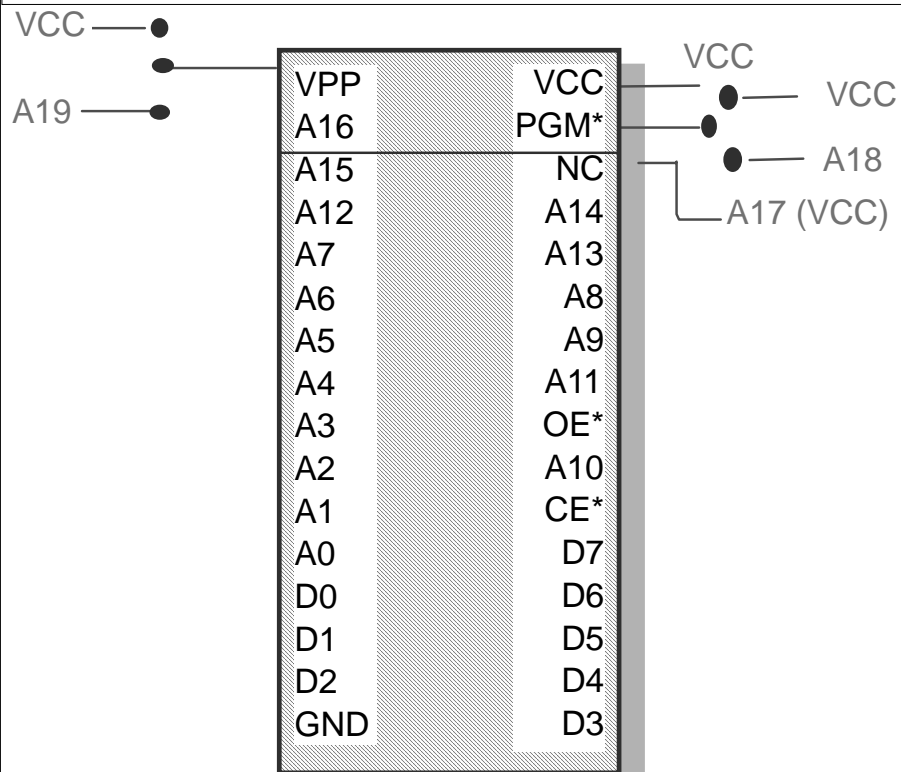
BASSO Memoria fisica

- Indirizzo fisico = Indirizzo logico / 2
Word(23) -> Byteb(11) e Byteh(12) 2 lettere

MEMORIE eprom



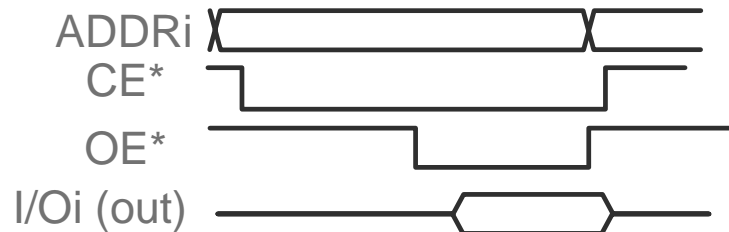
EPROM



EPROM

- Cancellazione: raggi ultravioletti
- Tacc: 100 - 150 ns
- CMOS - NMOS
- Consumi: 50 -70 mA attivo
70 uA standby
- Capacità: input 6pF, output 12 pF (Addr, Data)
- TTL compatibili
- Capacità di memoria a multipli di 2
32K, 64K, 128K, 256K.....
- Sigle: 27512, 271024 (indicano il numero di Kbits)
- Iol 2mA, Ioh -200uA
- Tempo di programmazione 3-5 min
- Vpp 12 V
- Riscritture: 100-1000
- Programmazione fuori linea

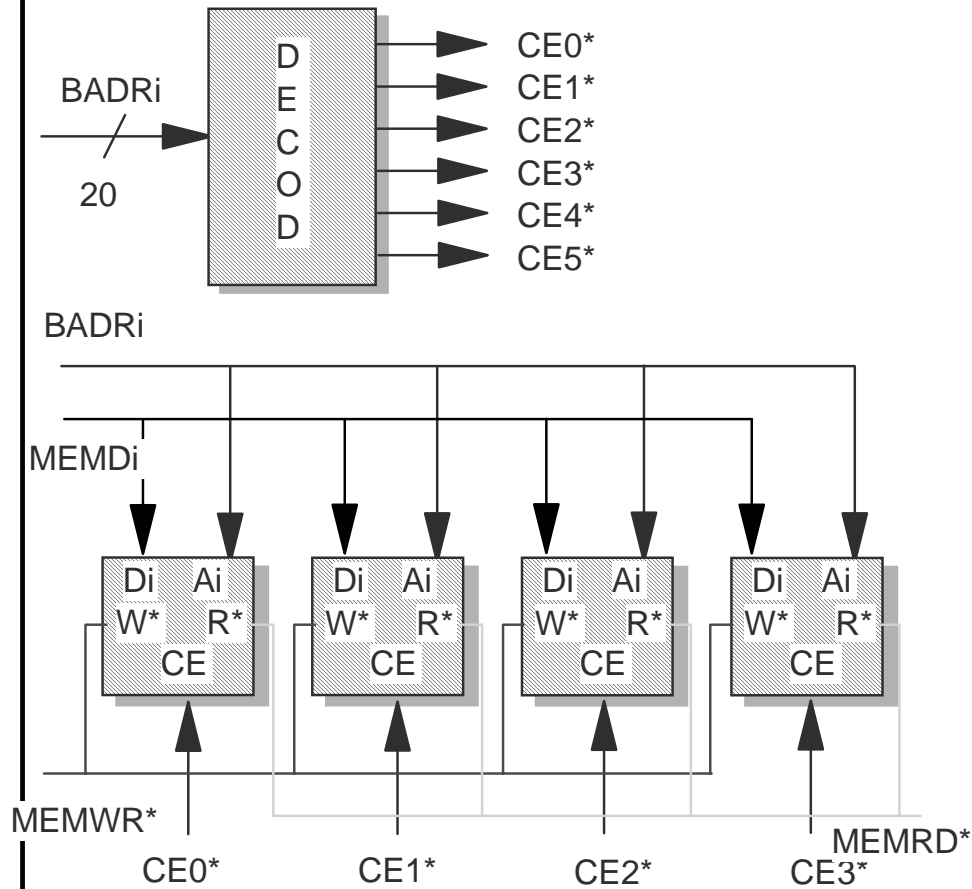
1	NC	VCC	32
2	A16	A15	31
3	A14	CE2	30
4	A12	WR*	29
5	A7	A13	28
6	A6	A8	27
7	A5	A9	26
8	A4	A11	25
9	A3	OE*	24
10	A2	A10	23
11	A1	CE*	22
12	A0	I/O7	21
13	I/O0	I/O6	20
14	I/O1	I/O5	19
15	I/O2	I/O4	18
16	GND	I/O3	17



MEMORIE SCRIVIBILI

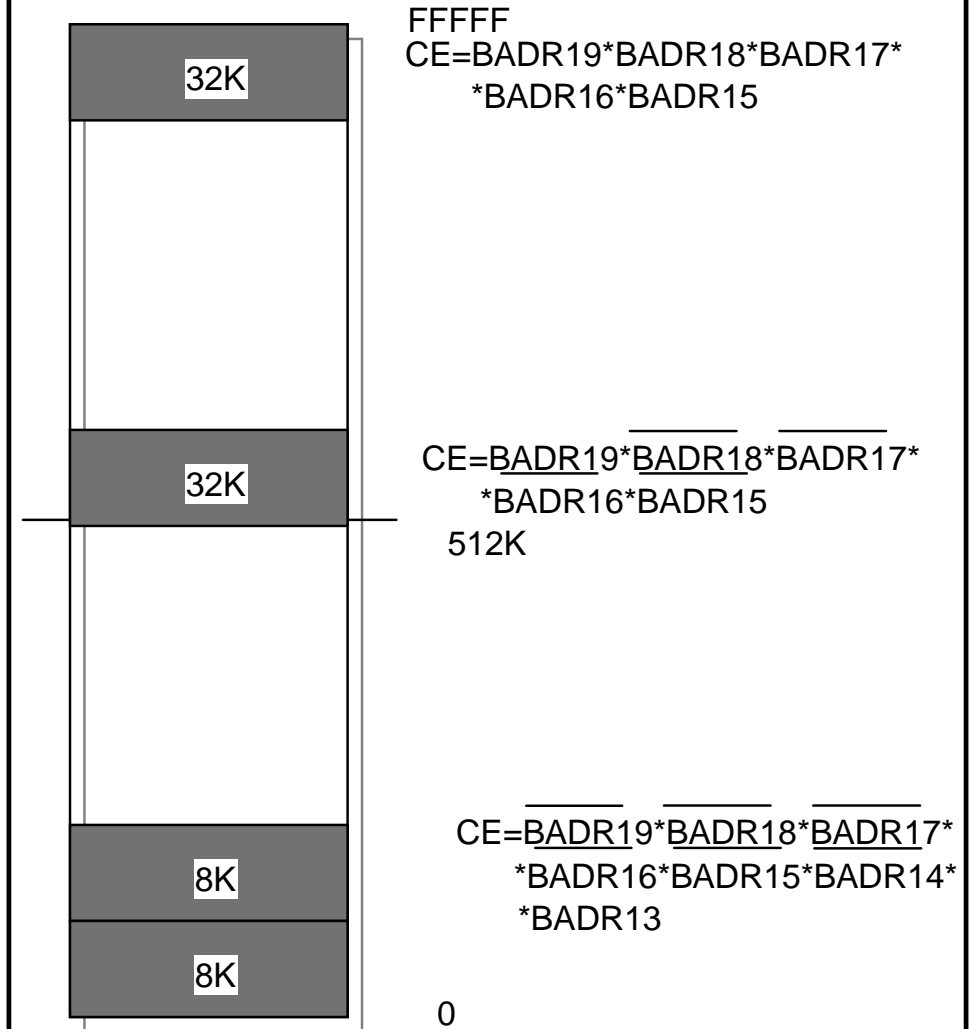
- RAM, EEPROM, FLASH
- RAM statiche e dinamiche
- Capacità a multipli di 4
8K, 32K, 128K, 512K
- Programmazione in linea - Download
- CMOS
- Pinout compatibile EPROM RAM
- Tacc: 80-120 ns
- Memorie statiche CACHE
Tacc: 20 ns
- Uso delle memorie con batteria tampone
- Riscritture flash: 1000-10000

SISTEMI DI MEMORIE

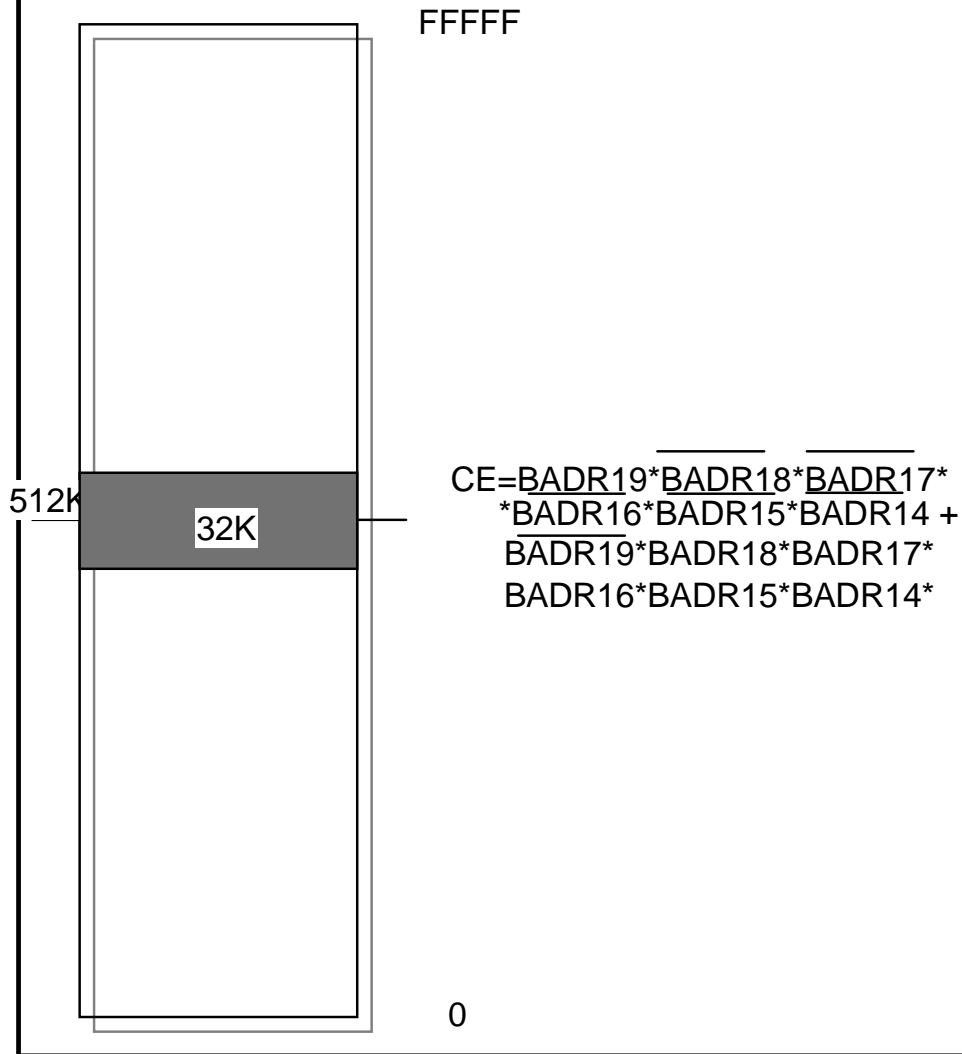


- I dati (e gli indirizzi) attraverso opportuni buffer se necessario

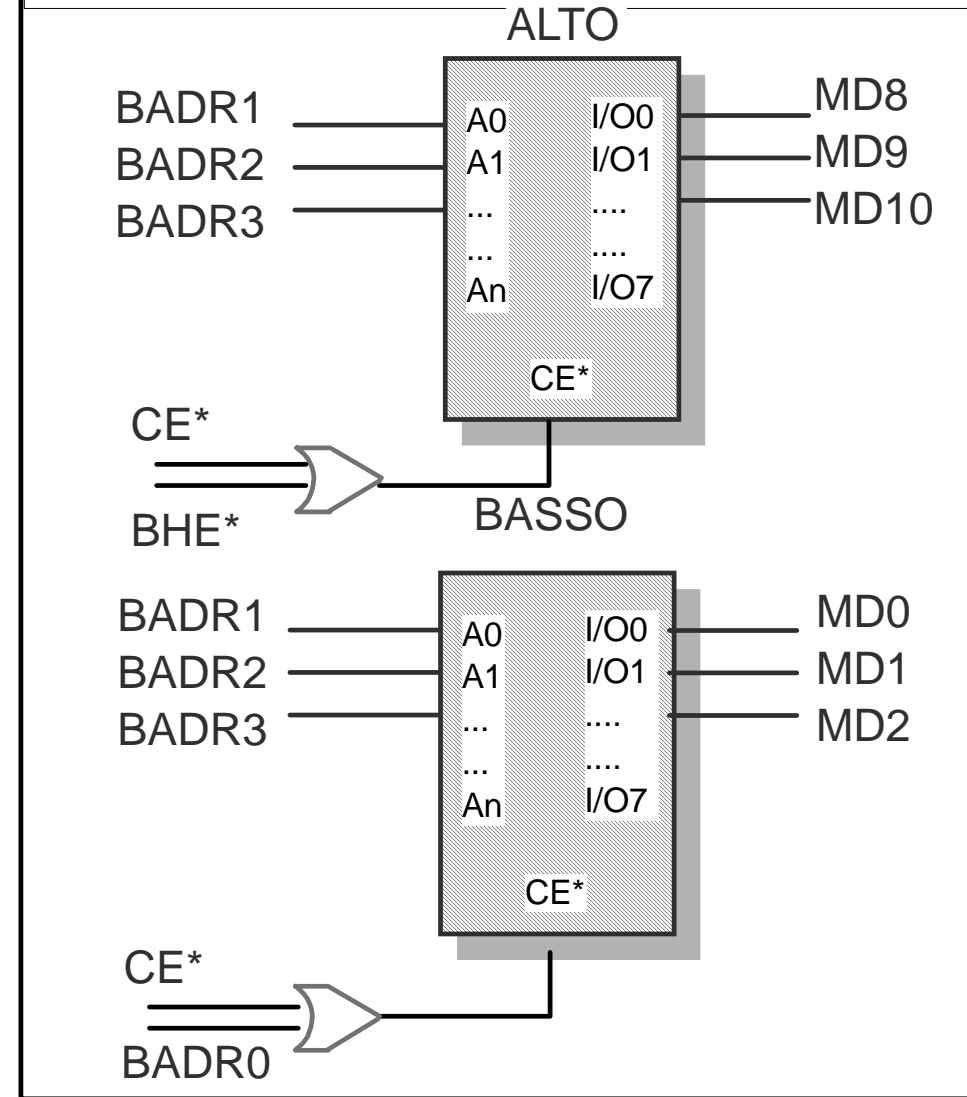
SISTEMI DI MEMORIE



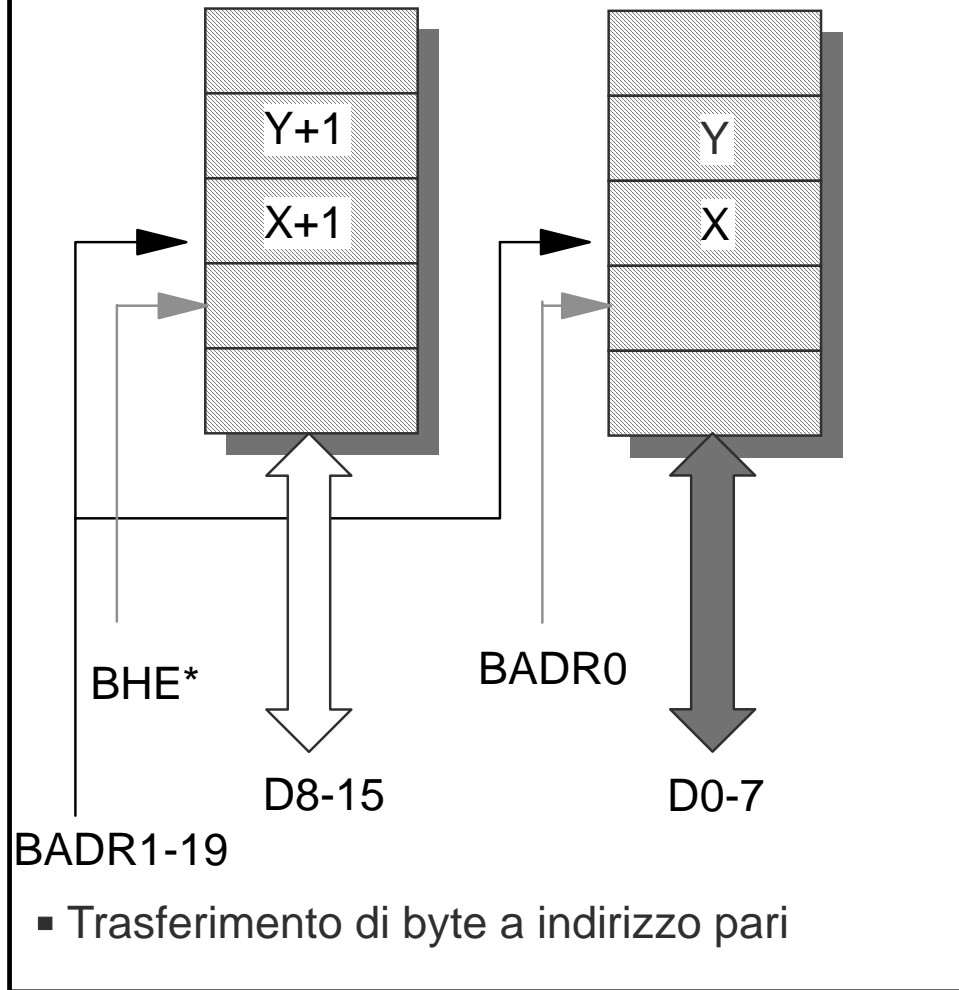
SISTEMI DI MEMORIE



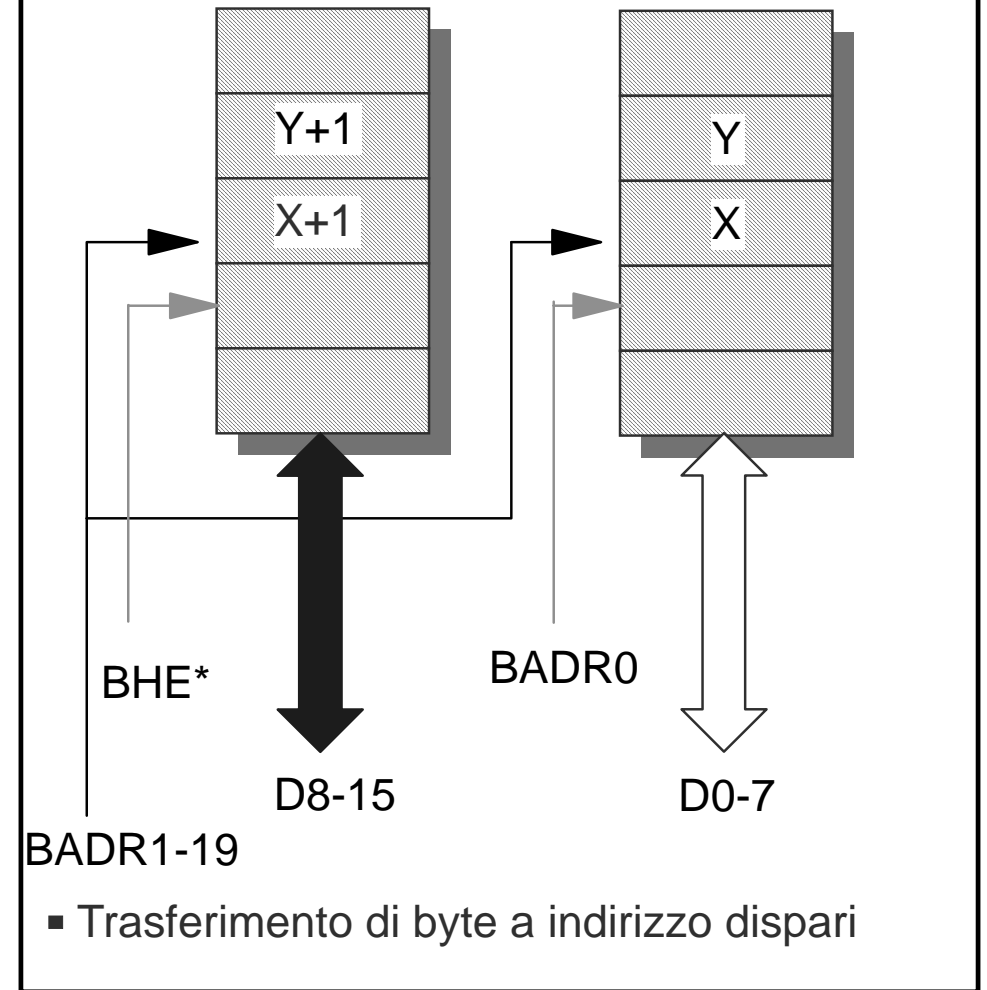
MEMORIE E 8086



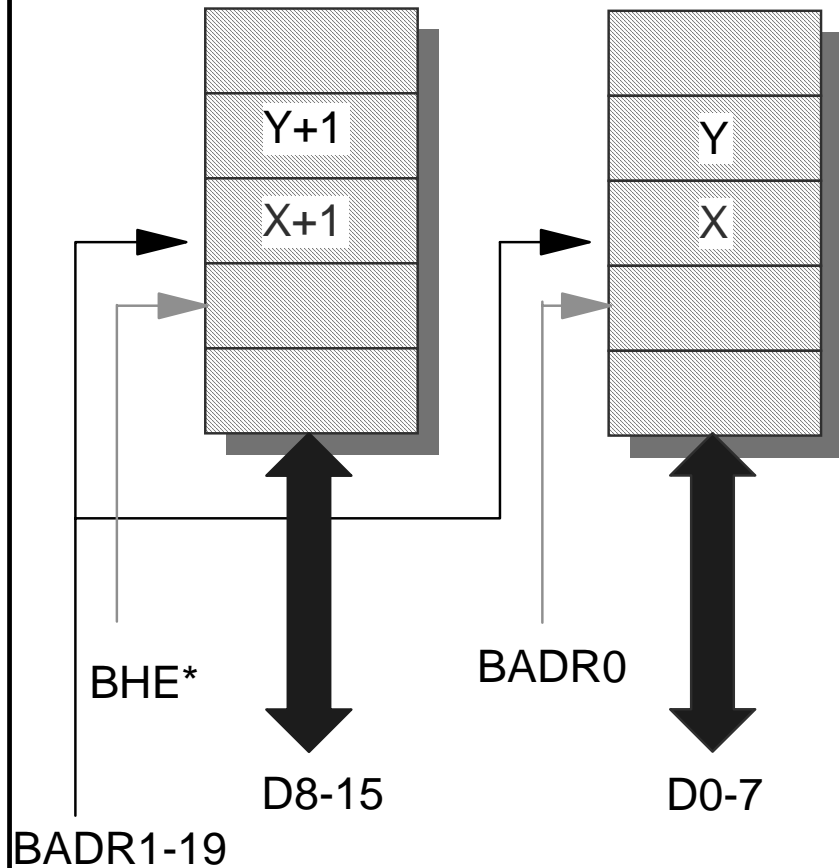
MEMORIE E 8086



MEMORIE E 8086

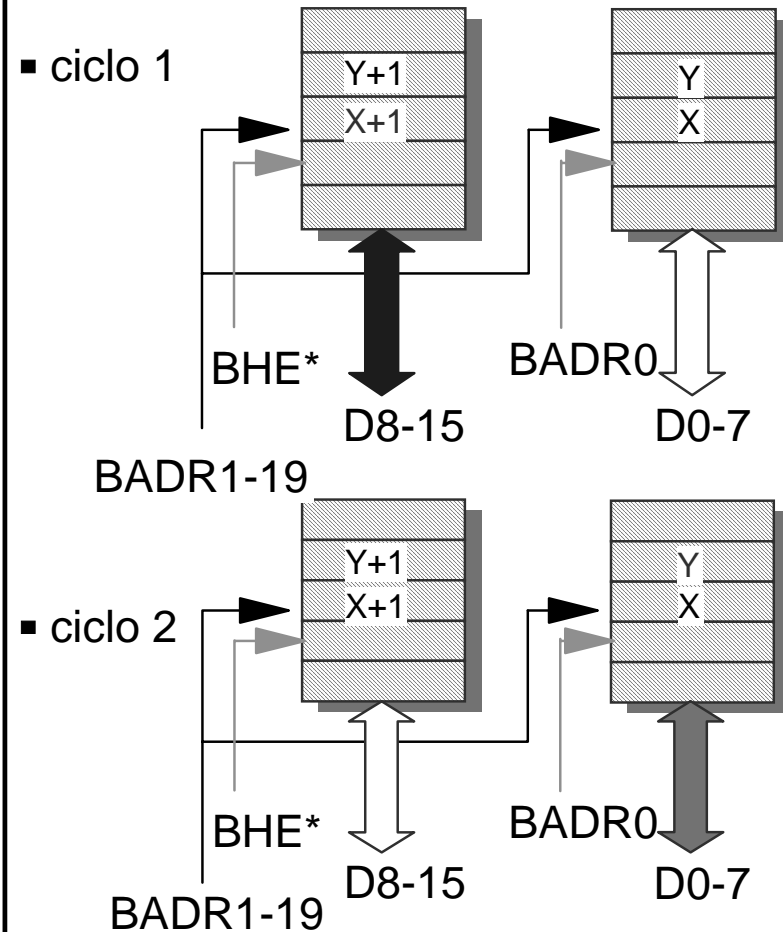


MEMORIE E 8086



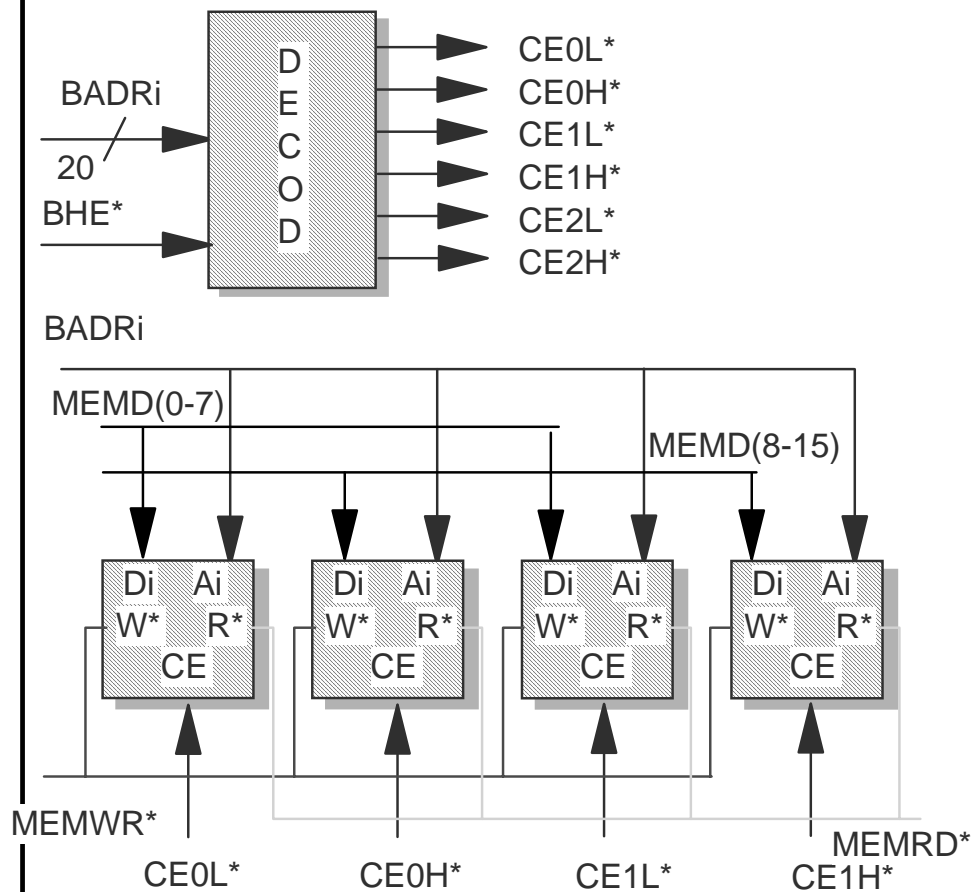
- Trasferimento di word a indirizzo pari

MEMORIE E 8086



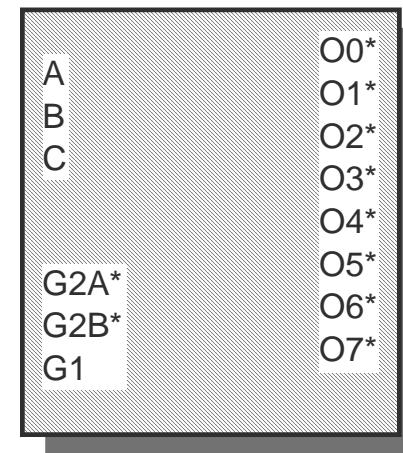
- Trasferimento di word a indirizzo dispari

MEMORIE E 8086



- I dati (e gli indirizzi) attraverso opportuni buffer se necessario

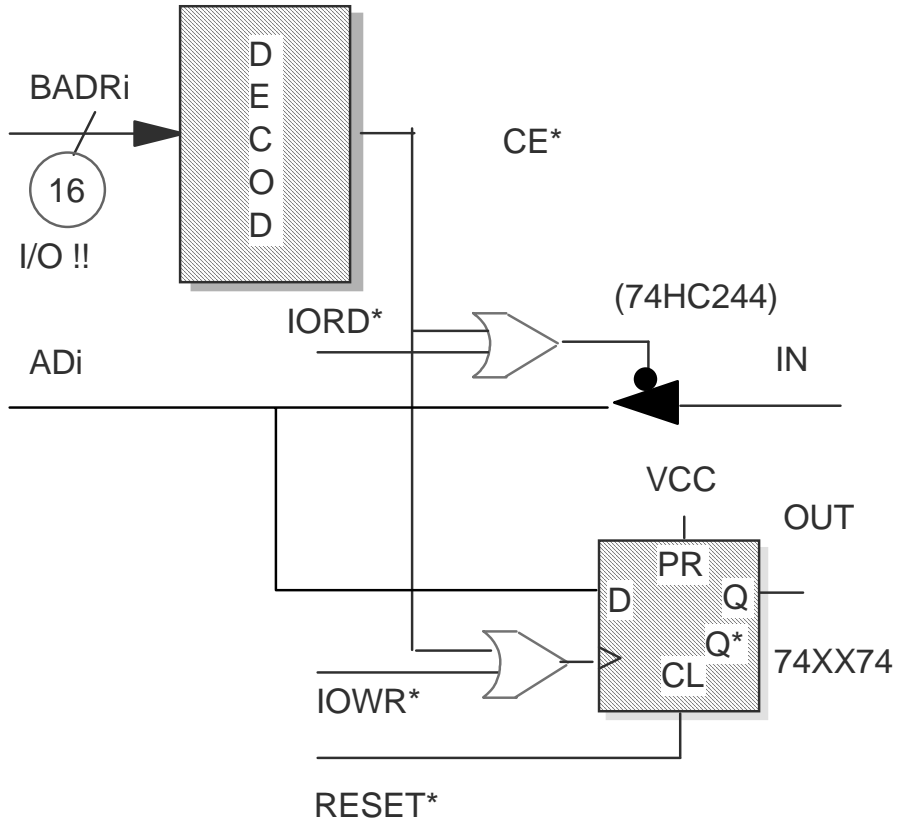
DECODIFICATORI



74XX138

- Decodifica tramite PAL
- 10L8, 12L10, 22V8

DISPOSITIVI DI I/O



$$CE^* = \overline{BADR0} \cdot \overline{BADR1} \cdot \overline{BADR2} \cdot \overline{BADR3} \dots$$

DISPOSITIVI DI I/O

BASIC_IO segment

; Si presuppone che il bit da scrivere sia nel
 ; bit 0 del registro AL e che il bit da leggere
 ; debba essere restituito nello stesso bit

BASIC_IO_ADDR equ 28h; Indirizzo 8 bit

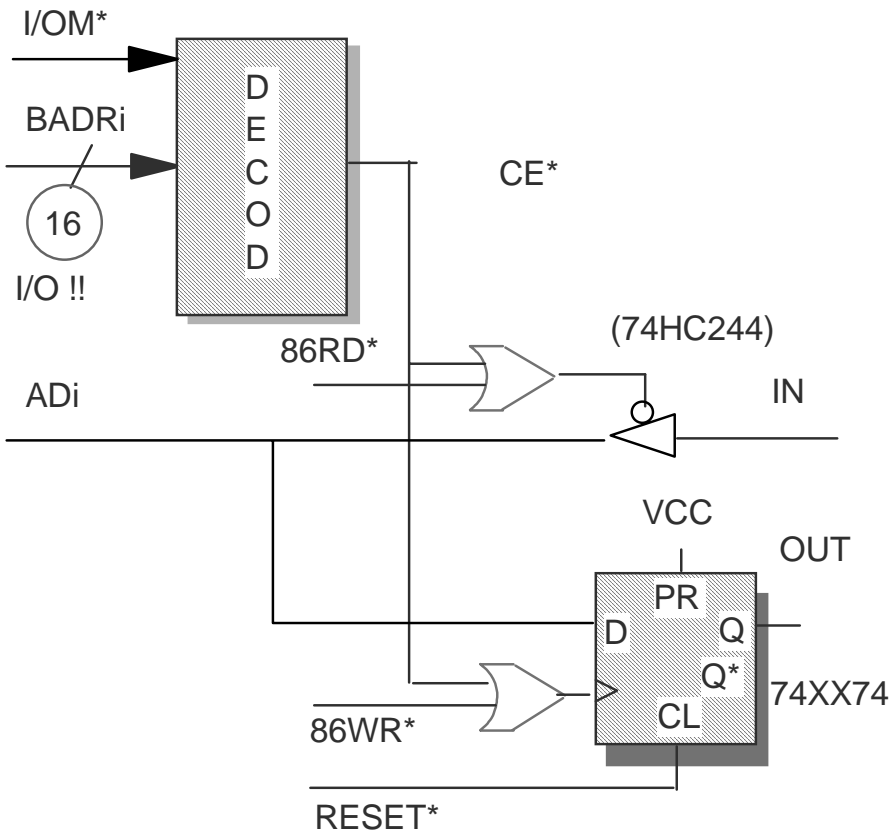
I_O proc

```
in al, BASIC_IO_ADDR
out BASIC_IO_ADDR, al
ret
```

I_O endp

BASIC_IO ends

DISPOSITIVI DI I/O



$$CE^* = \overline{BADR0} \cdot \overline{BADR1} \cdot \overline{BADR2} \cdot \overline{BADR3} \dots \overline{IO/M^*}$$

MEMORY MAPPED I/O

- I dispositivi di I/O possono essere selezionati tramite indirizzi di memoria (riducendo contemporaneamente il relativo spazio)
- Non viene usato il segnale IO/M* nella decodifica o nella generazione dei segnali di lettura e scrittura (che risultano unici per memorie e dispositivi di I/O)
- VANTAGGI: si ha disposizione una maggiore ricchezza di istruzioni (tutte quelle della memoria)
- SVANTAGGI: si riduce lo spazio della memoria, si rende tendenzialmente più complessa l'interpretazione dei programmi e si possono correre dei rischi con i compilatori ottimizzanti

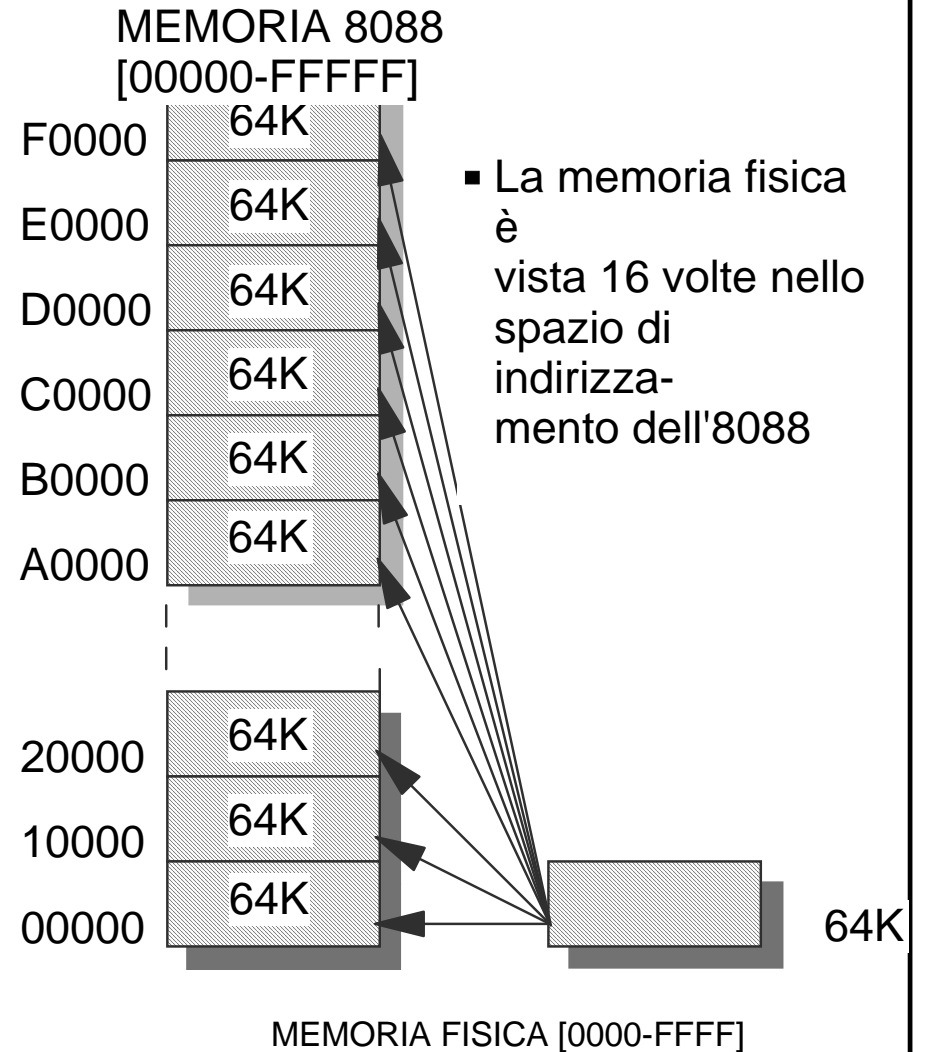
DECODIFICA SEMPLIFICATA

- Ex.: 8088 con soli 32K EPROM e 32KRAM
- 64Kbytes -> 16 bit di indirizzo

E gli altri bit di indirizzo
?

REPLICA dello spazio di memoria

DECODIFICA SEMPLIFICATA



DECODIFICA SEMPLIFICATA

Nella decodifica con soli 16 bit i 4 bit più significativi sono ignorati (ovvero NON entrano nel decodificatore)

QUALUNQUE sia il loro valore viene letta o scritta la posizione di memoria fisica che corrisponde al valore dei 16 bit di indirizzo meno significativi

5F432 = 7F432 = FF432 = EF432

IN OGNI CASO VIENE LETTA O SCRITTA LA
LOCAZIONE F432

Il BOOTSTRAP DEVE essere allocato nelle *ULTIME* 16 posizioni dei 64K fisici e contenere un salto che in ogni caso è all'interno degli stessi 64K fisici

Se la memoria fisica è $2 \exp K$ minore della memoria logica (è totalmente indirizzabile con 20-K bits) essa risulta replicata $2 \exp K$ volte nello spazio di indirizzamento del microprocessore

MEMORIA FISICA = 64K
INDIRIZZI NECESSARI = 16 = 20-4
REPLICA DELLA MEMORIA FISICA = 16

MEMORIE E I/O

Memorie e I/O possono avere CE* coincidenti ma un solo dispositivo è letto o scritto data la differenziazione dei segnali di lettura e scrittura

La selezione contemporanea aumenta i consumi: una selezione differenziata è auspicabile per sistemi a basso consumo

L'I/O ha uno spazio di indirizzamento di soli 16 bit: è pertanto visto replicato 16 volte nello spazio di memoria